

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2003-216131
 (43) Date of publication of application : 30.07.2003

(51) Int.CI. G09G 3/36
 G02F 1/133
 G09G 3/20
 G09G 5/00
 H04N 5/66

(21) Application number : 2002-327712 (71) Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22) Date of filing : 12.11.2002 (72) Inventor : HATANO TAKAHISA
 MIURA SUSUMU
 ABE HIDEKI

(30) Priority

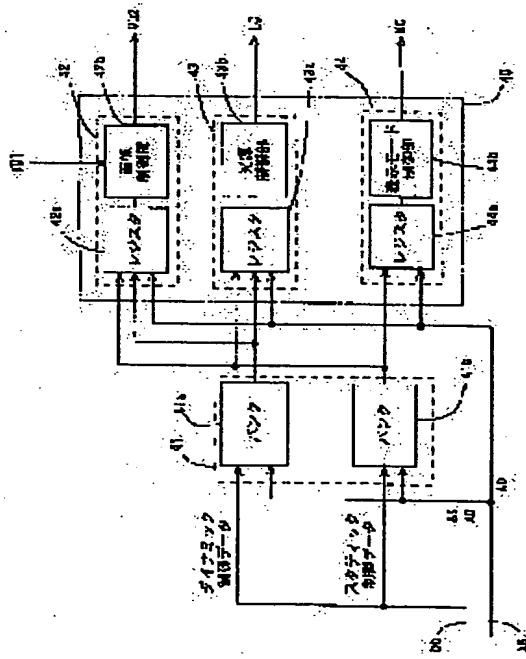
Priority number : 2001352744 Priority date : 19.11.2001 Priority country : JP

(54) DISPLAY CONTROLLER, IMAGE DISPLAY AND METHOD FOR TRANSFERRING CONTROL DATA

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a display controller capable of enhancing image display performance of an image display by efficient transfer of control data.

SOLUTION: A decoder 41 comprises a bank 41a and a bank 41b. The bank 41a is provided with dynamic control data from a microcomputer 2 through a data bus DB and the bank 41b is provided with static control data from the microcomputers 2 through the data bus DB. The dynamic control data or the static control data is read out from an address in the bank specified by an address signal AD. The dynamic control data read out from the banks 41a, 41b is transferred to a register specified by an address signal AD among registers 42a, 43a, 44a.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-216131

(P2003-216131A)

(43)公開日 平成15年7月30日(2003.7.30)

(51)Int.Cl'

G 0 9 G 3/38

G 0 2 F 1/133

G 0 9 G 3/20

識別記号

5 0 5

6 1 2

6 3 1

6 3 3

F I

G 0 9 G 3/38

G 0 2 F 1/133

G 0 9 G 3/20

テ-モード(参考)

2 H 0 9 3

5 0 5 5 C 0 0 6

6 1 2 U 5 C 0 5 8

6 3 1 V 5 C 0 8 0

6 3 3 P 5 C 0 8 2

審査請求 未請求 請求項の数12 OL (全 15 頁) 最終頁に続く

(21)出願番号

特願2002-327712(P2002-327712)

(22)出願日

平成14年11月12日(2002.11.12)

(31)優先権主張番号

特願2001-352744(P2001-352744)

(32)優先日

平成13年11月19日(2001.11.19)

(33)優先権主張国

日本 (JP)

(71)出願人

000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者

幡野 貴久

大阪府茨木市松下町1番1号 株式会社松

下エーヴィシー・テクノロジー内

(72)発明者

三浦 壮

大阪府茨木市松下町1番1号 株式会社松

下エーヴィシー・テクノロジー内

(74)代理人

100098305

弁理士 福島 祥人

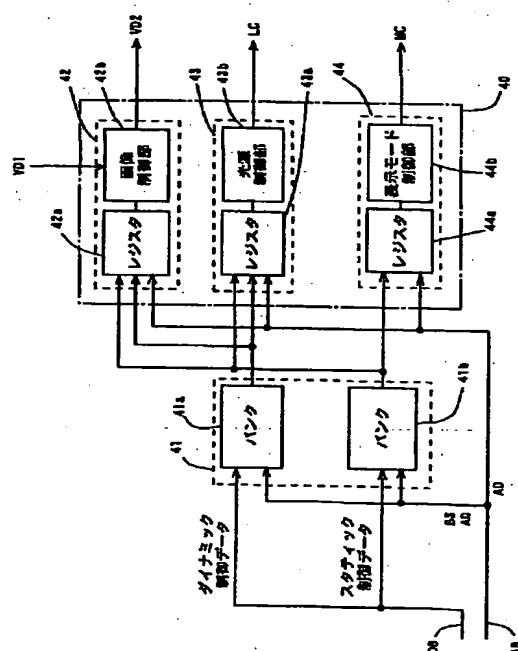
最終頁に続く

(54)【発明の名称】 表示制御装置、画像表示装置および制御データ転送方法

(57)【要約】

【課題】 効率の良い制御データの転送により画像表示装置の画像表示性能を向上させることができる表示制御装置を提供する。

【解決手段】 デコーダ41は、バンク41aおよびバンク41bを含む。バンク41aにはマイコン2からデータバスDBを介してダイナミック制御データが与えられ、バンク41bにはマイコン2からデータバスDBを介してスタティック制御データが与えられる。アドレス信号ADにより指定されたバンク内のアドレスからダイナミック制御データまたはスタティック制御データが読み出される。バンク41a、41bから読み出されたダイナミック制御データは、レジスタ42a、43a、44aのうちアドレス信号ADにより指定されたレジスタに転送される。



【特許請求の範囲】

【請求項 1】 画像表示装置を制御するための表示制御装置であつて、

1 フレーム期間の周期で前記画像表示装置を制御する第 1 の処理を行うとともに 1 フレーム期間以外の周期または任意のタイミングで前記画像表示装置を制御する第 2 の処理を行う制御デバイスと、

第 1 の記憶領域および第 2 の記憶領域を含む記憶装置と、

前記第 1 の処理のための第 1 の制御データを前記第 1 の記憶領域に書き込み、前記第 2 の処理のための第 2 の制御データを前記第 2 の記憶領域に書き込み、1 フレーム期間の周期で前記第 1 の記憶領域に記憶された第 1 の制御データを前記制御デバイスに転送し、1 フレーム期間以外の周期または任意のタイミングで前記第 2 の記憶領域に記憶された第 2 の制御データを前記制御デバイスに転送する処理装置とを備えたことを特徴とする表示制御装置。

【請求項 2】 前記処理装置は、第 1 の制御データおよび第 2 の制御データを転送すべきフレームにおいて、前記第 1 の記憶領域に記憶された第 1 の制御データを前記制御デバイスに転送した後、前記第 2 の記憶領域に記憶された第 2 の制御データを前記制御デバイスに転送することを特徴とする請求項 1 記載の表示制御装置。

【請求項 3】 前記処理装置は、第 2 の制御データを複数のフレームに分散させて転送することを特徴とする請求項 2 記載の表示制御装置。

【請求項 4】 前記第 1 の処理は、前記映像信号に基づいて前記画像表示装置の画面に表示される画像を制御する処理を含むことを特徴とする請求項 1 ~ 3 のいずれかに記載の表示制御装置。

【請求項 5】 前記第 2 の処理は、電源投入時に前記画像表示装置の動作状態を初期設定する処理を含むことを特徴とする請求項 1 ~ 3 のいずれかに記載の表示制御装置。

【請求項 6】 前記第 2 の処理は、任意のタイミングで与えられる制御信号に基づいて前記画像表示装置の動作状態を設定する処理を含むことを特徴とする請求項 5 記載の表示制御装置。

【請求項 7】 前記第 2 の処理は、1 フレーム期間よりも長い周期で直前の第 2 の処理で設定された動作状態を再度設定する処理を含むことを特徴とする請求項 5 または 6 記載の表示制御装置。

【請求項 8】 入力される映像信号に基づいて 1 フレームの画像の特微量を検出する特微量検出装置をさらに備え、
前記処理装置は、前記特微量検出装置により検出された特微量に基づいて前記第 1 の制御データを生成して前記第 1 の記憶領域に書き込むことを特徴とする請求項 1 ~ 7 のいずれかに記載の表示制御装置。

【請求項 9】 前記画像表示装置の動作状態を設定する設定部をさらに備え、
前記処理装置は、前記設定部により設定された動作状態に基づいて前記第 2 の制御データを生成して前記第 2 の記憶領域に書き込むことを特徴とする請求項 1 ~ 8 のいずれかに記載の表示制御装置。

【請求項 10】 前記制御デバイスは、それぞれ前記第 1 の処理および第 2 の処理の少なくとも一方を行う複数の制御ブロックを含み、
前記処理装置は、各制御ブロックに前記第 1 および第 2 の記憶領域に記憶された第 1 および第 2 の制御データの少なくとも一方を転送することを特徴とする請求項 1 ~ 9 のいずれかに記載の表示制御装置。

【請求項 11】 画像を表示する画像表示装置であつて、
映像信号に基づいて画像を表示する画面を有する表示デバイスと、

1 フレーム期間の周期で前記表示デバイスを制御する第 1 の処理を行うとともに 1 フレーム期間以外の周期または任意のタイミングで前記表示デバイスを制御する第 2 の処理を行う制御デバイスと、
第 1 の記憶領域および第 2 の記憶領域を含む記憶装置と、

前記第 1 の処理のための第 1 の制御データを前記第 1 の記憶領域に書き込み、前記第 2 の処理のための第 2 の制御データを前記第 2 の記憶領域に書き込み、1 フレーム期間の周期で前記第 1 の記憶領域に記憶された第 1 の制御データを前記制御デバイスに転送し、1 フレーム期間以外の周期または任意のタイミングで前記第 2 の記憶領域に記憶された第 2 の制御データを前記制御デバイスに転送する処理装置とを備えたことを特徴とする画像表示装置。

【請求項 12】 画像表示装置を制御するための制御デバイスに制御データを転送する制御データ転送方法であつて、
1 フレーム期間の周期で前記画像表示装置を制御する第 1 の処理のための第 1 の制御データを第 1 の記憶領域に書き込むステップと、

1 フレーム期間以外の周期または任意のタイミングで前記画像表示装置を制御する第 2 の処理のための第 2 の制御データを第 2 の記憶領域に書き込むステップと、
1 フレーム期間の周期で前記第 1 の記憶領域に記憶された第 1 の制御データを前記制御デバイスに転送するステップと、
1 フレーム期間以外の周期または任意のタイミングで前記第 2 の記憶領域に記憶された第 2 の制御データを前記制御デバイスに転送するステップとを備えたことを特徴とする制御データ転送方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示制御装置、画像表示装置および制御データ転送方法に関する。

【0002】

【従来の技術】テレビジョン受像機、モニタ装置等の種々の画像表示装置が数多く使用されている。このような画像表示装置においては、電源投入時に画像のコントラスト、輝度等が初期設定される。また、使用者の操作により画像のコントラスト、輝度等を設定することもできる。

【0003】近年、変化する映像信号に基づいて画面に表示される画像のコントラスト、輝度等を自動的に制御する画像表示装置が開発されている（例えば、特許文献1参照）。

【0004】このような画像表示装置では、制御動作を行う制御デバイスに制御データを転送することによりコントラスト、輝度等が設定または制御される。

【0005】

【特許文献1】特開平5-127608号公報

【0006】

【発明が解決しようとする課題】しかしながら、画像表示装置の画像表示性能を向上させようとすると、制御デバイスに転送すべき制御データ量が増大する。制御データは、記憶装置を介して様々な信号の処理手段に転送されるが、制御データが増大すると従来のように無秩序に記憶させていては、制御データの入出力に無駄な時間がかかってしまっていた。そのため、効率良く制御データを転送しなければコントラスト、輝度等の制御動作に応答の遅れが生じる。

【0007】本発明の目的は、効率の良い制御データの転送により画像表示装置の画像表示性能を向上させることができる表示制御装置を提供することである。

【0008】本発明の他の目的は、効率の良い制御データの転送により画像表示性能が向上された画像表示装置を提供することである。

【0009】本発明のさらに他の目的は、効率良く制御デバイスに制御データを転送する方法を提供することである。

【0010】

【課題を解決するための手段】本発明に係る表示制御装置は、画像表示装置を制御するための表示制御装置であって、1フレーム期間の周期で画像表示装置を制御する第1の処理を行うとともに1フレーム期間以外の周期または任意のタイミングで画像表示装置を制御する第2の処理を行う制御デバイスと、第1の記憶領域および第2の記憶領域を含む記憶装置と、第1の処理のための第1の制御データを第1の記憶領域に書き込み、第2の処理のための第2の制御データを第2の記憶領域に書き込み、1フレーム期間の周期で第1の記憶領域に記憶された第1の制御データを制御デバイスに転送し、1フレーム期間以外の周期または任意のタイミングで第2の記憶

領域に記憶された第2の制御データを制御デバイスに転送する処理装置とを備えるものである。

【0011】本発明に係る表示制御装置においては、画像表示装置を制御する制御デバイスに転送される制御データは、第1の処理を行う第1の制御データと第2の処理を行う第2の制御データとに分類される。第1の制御データおよび第2の制御データはそれぞれ第1の記憶領域および第2の記憶領域に記憶されて制御デバイスに転送される。

【0012】この場合、第1の記憶領域には第1の制御データが記憶され、第2の記憶領域には第2の制御データが記憶される。したがって、データ転送時のアドレスの分散が発生せずアドレス制御が容易になるとともにデータ転送効率が向上し、画像表示性能が向上する。

【0013】処理装置は、第1の制御データおよび第2の制御データを転送すべきフレームにおいて、第1の記憶領域に記憶された第1の制御データを制御デバイスに転送した後、第2の記憶領域に記憶された第2の制御データを制御デバイスに転送してもよい。

【0014】この場合、1フレーム期間内に第1の制御データは確実に制御デバイスに転送される。したがって、1フレーム期間の周期で第1の処理が確実に行われる。

【0015】処理装置は、第2の制御データを複数のフレームに分散させて転送してもよい。この場合、複数のフレームの各々において、第1の制御データが転送された後、分散された第2の制御データが転送される。したがって、各フレームにおいて第1の制御データは制御デバイスに確実に転送される。また、複数のフレームにおける第1の制御データの転送後に第2の制御データが確実に転送される。

【0016】第1の処理は、映像信号に基づいて画像表示装置の画面に表示される画像を制御する処理を含んでよい。この場合、1フレーム期間の周期で画像表示装置の画面に表示される画像が制御される。したがって、変化する映像信号に応じて画像の制御ができる。

【0017】第2の処理は、電源投入時に画像表示装置の動作状態を初期設定する処理を含んでもよい。この場合、電源投入時に画像表示装置の動作状態を初期設定するための第2の制御データが転送される。したがって、画像表示装置の動作状態を初期設定できる。

【0018】第2の処理は、任意のタイミングで与えられる制御信号に基づいて画像表示装置の動作状態を設定する処理を含んでもよい。この場合、各フレームにおいて第1の制御データが転送されるとともに、任意のタイミングで画像表示装置の動作状態を設定するための第2の制御データが転送される。したがって、変化する映像信号に応じて画像の制御ができるとともに、任意のタイミングで画像表示装置の動作状態が設定できる。

【0019】第2の処理は、1フレーム期間よりも長い

周期で直前の第2の処理で設定された動作状態を再度設定する処理を含んでもよい。この場合、直前の第2の処理で設定された動作状態を一定の周期で再度設定するための第2の制御データが転送される。したがって、画像表示装置の動作が安定する。

【0020】表示制御装置は、入力される映像信号に基づいて1フレームの画像の特徴量を検出する特徴量検出装置をさらに備え、処理装置は、特徴量検出装置により検出された特徴量に基づいて第1の制御データを生成して第1の記憶領域に書き込んでもよい。

【0021】この場合、処理装置は映像信号に基づく1フレームの画像の特徴量に基づいて第1の制御データを転送することができる。したがって、変化する映像信号に応じて1フレームごとに画像の特徴量に基づく画像の制御ができる。

【0022】表示制御装置は、画像表示装置の動作状態を設定する設定部をさらに備え、処理装置は、設定部により設定された動作状態に基づいて第2の制御データを生成して第2の記憶領域に書き込んでもよい。

【0023】この場合、各フレームにおいて第1の制御データが転送されるとともに、設定部で設定された動作状態に基づいて第2の制御データが転送される。したがって、変化する映像信号に応じて画像の制御ができるとともに、任意のタイミングで画像表示装置の設定を変更することができる。

【0024】制御デバイスは、それぞれ第1の処理および第2の処理の少なくとも一方を行う複数の制御ブロックを含み、処理装置は、各制御ブロックに第1および第2の記憶領域に記憶された第1および第2の制御データの少なくとも一方を転送してもよい。

【0025】この場合、各制御ブロックに第1および第2の記憶領域に記憶された第1および第2の制御データの少なくとも一方が転送される。それにより、各制御ブロックは転送された制御データに基づいて第1の処理および第2の処理を行うことができる。

【0026】本発明に係る他の表示制御装置は、画像を表示する画像表示装置であって、映像信号に基づいて画像を表示する画面を有する表示デバイスと、1フレーム期間の周期で表示デバイスを制御する第1の処理を行うとともに1フレーム期間以外の周期または任意のタイミングで表示装置を制御する第2の処理を行う制御デバイスと、第1の記憶領域および第2の記憶領域を含む記憶装置と、第1の処理のための第1の制御データを第1の記憶領域に書き込み、第2の処理のための第2の制御データを第2の記憶領域に書き込み、1フレーム期間の周期で第1の記憶領域に記憶された第1の制御データを制御デバイスに転送し、1フレーム期間以外の周期または任意のタイミングで第2の記憶領域に記憶された第2の制御データを制御デバイスに転送する処理装置とを備えるものである。

【0027】本発明に係る画像表示装置においては、制御デバイスに転送される制御データは、第1の処理を行う第1の制御データと第2の処理を行う第2の制御データとに分類される。第1の制御データおよび第2の制御データはそれぞれ第1の記憶領域および第2の記憶領域に記憶されて制御デバイスに転送される。それにより、表示デバイスが制御データに基づいて制御デバイスにより制御される。

【0028】この場合、第1の記憶領域には第1の制御データが記憶され、第2の記憶領域には第2の制御データが記憶される。したがって、データ転送時のアドレスの分散が発生せずアドレス制御が容易になるとともにデータ転送効率が向上する。したがって、変化する映像信号に基づいて画像を表示装置の画面に表示する制御動作に応答の遅れが生じず、画像表示性能を向上させることができるとともに画像表示装置の付加価値を向上させることができる。

【0029】本発明に係る制御データ転送方法は、画像表示装置を制御するための制御デバイスに制御データを転送する制御データ転送方法であって、1フレーム期間の周期で画像表示装置を制御する第1の処理のための第1の制御データを第1の記憶領域に書き込むステップと、1フレーム期間以外の周期または任意のタイミングで画像表示装置を制御する第2の処理のための第2の制御データを第2の記憶領域に書き込むステップと、1フレーム期間の周期で第1の記憶領域に記憶された第1の制御データを制御デバイスに転送するステップと、1フレーム期間以外の周期または任意のタイミングで第2の記憶領域に記憶された第2の制御データを制御デバイスに転送するステップとを備えるものである。

【0030】本発明に係る制御データ転送方法においては、第1の制御データは第1の記憶領域に書き込まれ、第2の制御データは第2の記憶領域に書き込まれる。第1の記憶領域に書き込まれた第1の制御データは、1フレーム期間の周期で制御デバイスに転送され、第2の記憶領域に書き込まれた第2の制御データは、1フレーム期間以外の周期または任意のタイミングで制御デバイスに転送される。したがって、データ転送時のアドレスの分散が発生せずアドレス制御が容易になるとともにデータ転送効率が向上する。

【0031】

【発明の実施の形態】（第1の実施の形態）図1は、本発明の第1の実施の形態に係る画像表示装置の構成を示すブロック図である。本実施の形態に係る画像表示装置は、液晶表示パネルを用いたテレビジョン受像機またはモニタ装置である。

【0032】画像表示装置は、コントローラ1、マイコン2、特徴量検出部3、LSI4、液晶表示パネル5、光源6および映像信号処理回路7を含む。

【0033】映像信号処理回路7は、映像信号VD0に

所定の処理を行い、処理された映像信号VD1を特微量検出部3およびLSI4に与える。特微量検出部3は、映像信号VD1に基づいて画像の特微量を検出し、検出した特微量をマイコン2に与える。ここで、特微量は、例えば、最大輝度、最小輝度、平均輝度等である。

【0034】使用者は、コントローラ1を用いて画像表示装置の動作状態を設定することができる。ここで、動作状態とは、画像のコントラスト、輝度、縦横比、解像度、画素数等である。

【0035】コントローラ1は、使用者により設定された動作状態を示す制御信号をマイコン2に与える。

【0036】マイコン2は、特微量検出部3から与えられる特微量に基づいてLSI4にデータバスDBを介して後述するダイナミック処理を制御するためのダイナミック制御データを与える。また、マイコン2は、LSI4にデータバスDBを介して後述するスタティック処理およびリフレッシュ処理を制御するためのスタティック制御データを与える。さらに、マイコン2は、LSI4にアドレスバスABを介してダイナミック制御データおよびスタティック制御データを格納するアドレスを指定するためのアドレス信号を与える。

【0037】LSI4は、映像信号処理回路7から与えられた映像信号VD1およびマイコン2から与えられたダイナミック制御データおよびスタティック制御データに基づいて、液晶表示パネル5および光源6を制御する。LSI4の詳細な構成および動作については後述する。

【0038】以下の説明において、映像信号に基づいて1フレーム期間の周期で画像表示装置を制御する処理をダイナミック処理と呼ぶ。また、電源投入時に画像表示装置の動作状態を初期設定する処理および任意のタイミングで与えられる制御信号に基づいて画像表示装置の動作状態を設定する処理をスタティック処理と呼ぶ。さらに、1フレーム期間よりも長い所定の周期で直前のスタティック処理により設定された動作状態を再度設定する処理をリフレッシュ処理と呼ぶ。

【0039】ダイナミック処理を制御するための制御データをダイナミック制御データと呼び、スタティック処理およびリフレッシュ処理を制御するための制御データをスタティック制御データと呼ぶ。

【0040】ダイナミック処理は、例えば、1フレームの画像の最高輝度および最低輝度に基づいて画像のコントラストを制御する処理および1フレームの画像の平均輝度に基づいて光源6の輝度を制御する処理を含む。

【0041】スタティック処理は、例えば、電源投入時に画像のコントラスト、輝度、縦横比、解像度、画素数等を初期設定する処理および任意のタイミングで使用者の操作に基づいて画像のコントラスト、輝度、縦横比、解像度、画素数等を設定する処理を含む。

【0042】リフレッシュ処理は、例えば、数秒ごとに

画像表示装置の動作を安定させるために直前のスタティック処理で設定された動作状態を再度設定する処理を含む。

【0043】図2は、ダイナミック処理、スタティック処理およびリフレッシュ処理が発生する時期を説明するための図である。横軸は時間を示す。

【0044】時点t0で画像表示装置の電源がオンされる。それにより、図1の液晶表示パネル5、光源6等の動作状態を初期設定するためのスタティック処理が発生する。

【0045】電源がオンされた後は変化する映像信号VD1に応じて1フレームごとにダイナミック処理が繰り返し発生する。1フレーム期間は、例えば、数μ秒程度である。

【0046】ダイナミック処理が繰り返し発生し数秒経過して時点t1になると、ダイナミック処理およびリフレッシュ処理が発生する。このリフレッシュ処理は、図1の液晶表示パネル5および光源6の動作を安定させるために、直前に行われたスタティック処理で設定された動作状態を再度設定する処理である。したがって、時点t1におけるリフレッシュ処理では、時点t0において画像表示装置の電源がオンされたときに初期設定された動作状態が再度設定される。

【0047】同様に、時点t2においてもダイナミック処理およびリフレッシュ処理が発生する。

【0048】以下、各フレームごとにダイナミック処理が発生し、数秒ごとにリフレッシュ処理が発生する。

【0049】ここで、時点t3において使用者がコントローラ1を操作して動作状態の設定を変更すると、図1の液晶表示パネル5、光源6等の動作状態の設定を変更するためのスタティック処理が発生する。このとき、同時にダイナミック処理も発生する。

【0050】この場合、次に行われるリフレッシュ処理では、使用者がコントローラ1を操作して変更した動作状態が再度設定される。

【0051】以下、図3～図5を用いてダイナミック処理、スタティック処理およびリフレッシュ処理が発生する際に図1のLSI4の内部で行われるデータ転送の詳細な説明を行う。

【0052】図3は、LSI4の構成を示すブロック図である。図3に示すLSI4は、デコーダ41および制御デバイス40を含む。制御デバイス40は、画像制御ブロック42、光源制御ブロック43および表示モード制御ブロック44を含む。

【0053】デコーダ41は、RAM(ランダムアクセスメモリ)等の記憶装置により構成され、バンク41aおよびバンク41bを含む。なお、制御デバイス40は、実際には、画像制御ブロック42、光源制御ブロック43および表示モード制御ブロック44以外に種々の制御ブロックを含むが、ここでは、理解を容易にするた

めに上記の画像制御ブロック42、光源制御ブロック43および表示モード制御ブロック44のみを示す。

【0054】画像制御ブロック42はレジスタ42aおよび画像制御部42bを含み、光源制御ブロック43はレジスタ43aおよび光源制御部43bを含み、表示モード制御ブロック44はレジスタ44aおよび表示モード制御部44bを含む。

【0055】バンク41aにはマイコン2からデータバスDBを介してダイナミック制御データが与えられ、バンク41bにはマイコン2からデータバスDBを介してスタティック制御データが与えられる。また、バンク41a、41bにマイコン2からアドレスバスABを介してアドレス信号ADおよびバンク選択信号BSが与えられ、レジスタ42a、43a、44aにはマイコン2からアドレスバスABを介してアドレス信号ADが与えられる。

【0056】ダイナミック制御データの書き込み時には、マイコン2は、データバスDBにダイナミック制御データを出力し、バンク選択信号BSによりバンク41aを選択しかつアドレス信号ADによりアドレスを指定する。それにより、データバスDBのダイナミック制御データがアドレス信号ADにより指定されるバンク41a内のアドレスに書き込まれる。

【0057】スタティック制御データの書き込み時には、マイコン2は、データバスDBにスタティック制御データを出力し、バンク選択信号BSによりバンク41bを選択しかつアドレス信号ADによりアドレスを指定する。それにより、データバスDBのスタティック制御データがアドレス信号ADにより指定されるバンク41b内のアドレスに書き込まれる。

【0058】ダイナミック制御データの読み出し時には、マイコン2は、バンク選択信号BSによりバンク41aを選択しかつアドレス信号ADによりアドレスを指定する。それにより、アドレス信号ADにより指定されたバンク41a内のアドレスからダイナミック制御データが読み出される。バンク41aから読み出されたダイナミック制御データは、レジスタ42a、43aのうちアドレス信号ADにより指定されたレジスタに転送される。

【0059】スタティック制御データの読み出し時には、マイコン2は、バンク選択信号BSによりバンク41bを選択しかつアドレス信号ADによりアドレスを指定する。それにより、アドレス信号ADにより指定されたバンク41b内のアドレスからスタティック制御データが読み出される。バンク41bから読み出されたスタティック制御データは、レジスタ42a、43a、44aのうちアドレス信号ADにより指定されたレジスタに転送される。

【0060】レジスタ42aは、バンク41aから転送されたダイナミック制御データおよびバンク41bから

転送されたスタティック制御データを保持する。画像制御部42bは、レジスタ42aに保持されるダイナミック制御データおよびスタティック制御データに基づいて映像信号処理回路7から与えられる映像信号VD1を補正し、補正された映像信号VD2を液晶表示パネル5に与える。

【0061】本例では、レジスタ42aは画像のコントラストを制御するためのダイナミック制御データまたはスタティック制御データを保持する。それにより、画像制御部42bは、ダイナミック制御データおよびスタティック制御データに基づいて映像信号VD1のコントラストを補正し、補正された映像信号VD2を液晶表示パネル5に与える。

【0062】レジスタ43aは、バンク41aから転送されたダイナミック制御データおよびバンク41bから転送されたスタティック制御データを保持する。光源制御部43bは、レジスタ43aに保持されるダイナミック制御データおよびスタティック制御データに基づいて輝度制御データLCを光源6に与える。

【0063】本例では、レジスタ43aは画像の輝度を制御するためのダイナミック制御データおよびスタティック制御データを保持する。それにより、光源制御部43bは、ダイナミック制御データおよびスタティック制御データに基づいて光源6の輝度を制御するための輝度制御データLCを光源6に与える。

【0064】レジスタ44aは、バンク41bから転送されたスタティック制御データを保持する。表示モード制御部44bは、レジスタ44aに保持されるスタティック制御データに基づいて表示モード設定信号MCを液晶表示パネル5に与える。

【0065】本例では、レジスタ44aは、画像の縦横比、画素数、解像度等の表示モードを設定するためのスタティック制御データを保持する。それにより、表示モード制御部44bは、スタティック制御データに基づいて表示モードを設定するための表示モード設定信号MCを液晶表示パネル5に与える。

【0066】図4(a)は、バンク41aに記憶されたダイナミック制御データの一例を示す図であり、図4(b)は、バンク41bに記憶されたスタティック制御データの一例を示す図である。

【0067】ここでは、説明を簡単にするために、バンク41aがアドレスA0~A7を有するものとし、バンク41bがアドレスB0~B7を有するものとする。また、バンク41aには、ダイナミック制御データとして、フレームごとに変化する利得情報やオフセット情報である画像制御データ14aおよび輝度調整値データなどの光源制御データ14bが記憶される。また、バンク41bには、スタティック制御データとして、頻繁には変化しないような情報、例えばピーリング利得情報やピーリング周波数情報等の画像制御データ15a、光源6

のインバータ PWM (パルス幅変調) 周波数情報等の光源制御データ 15 b および液晶表示パネル 5 の解像度、画面モードの選択のための情報等の表示モード制御データ 15 c が記憶される。

【0068】画像制御データ 14 a は、バンク 41 a のアドレス A0～A3 に書き込まれる。光源制御データ 14 b は、バンク 41 a のアドレス A4～A7 に書き込まれる。

【0069】また、画像制御データ 15 a は、バンク 41 b のアドレス B0～B2 に書き込まれる。光源制御データ 15 b は、バンク 41 b のアドレス B3～B5 に書き込まれる。表示モード設定データ 15 c は、バンク 41 b のアドレス B6, B7 に書き込まれる。

【0070】ここで、図 3～図 5 を用いてダイナミック処理を説明する。図 5 (a) は、ダイナミック処理が発生した場合にダイナミック制御データがレジスタに転送される様子を説明する図であり、図 5 (b) は、スタティック処理またはリフレッシュ処理が発生した場合にスタティック制御データおよびダイナミック制御データがレジスタに転送される様子を説明する図である。

【0071】図 5において、斜線を施したブロックは、ダイナミック制御データまたはスタティック制御データを示し、各ブロックの上部の符号 A0～A7, B0～B7 は、それぞれダイナミック制御データまたはスタティック制御データが読み出されるバンク 41 a, 41 b のアドレスを示す。

【0072】ダイナミック処理が行われる場合、マイコン 2 は、図 5 (a) の第 1 フレームにおいてバンク選択信号 BS によりバンク 41 a を選択しかつアドレス信号 AD によりアドレス A0～A3 を順に指定するとともにレジスタ 42 a を選択し、バンク選択信号 BS によりバンク 41 a を選択しかつアドレス信号 AD によりアドレス A4～A7 を順に指定するとともにレジスタ 43 a を選択する。それにより、バンク 41 a のアドレス A0～A3 に記憶される画像制御データ 14 a がレジスタ 42 a に順に転送され、バンク 41 a のアドレス A4～A7 に記憶される光源制御データ 14 b がレジスタ 43 a に順に転送され、バンク 41 b のアドレス B0～B2 に記憶される画像制御データ 15 a がレジスタ 42 a に順に転送される。

【0073】第 2 フレーム、第 3 フレーム、第 4 フレームおよび他のフレームにおいても、同様にして、バンク 41 a のアドレス A0～A7 に記憶される画像制御データ 14 a および光源制御データ 14 b がレジスタ 42 a および画像制御ブロック 42 b に順に転送される。

【0074】ダイナミック処理においては、図 5 (a) に示すように、バンク 41 a のアドレス A0～A7 に記憶されたダイナミック制御データの転送が各フレームごとに完了する。

【0075】続いて、図 3～図 5 を用いてスタティック処理およびリフレッシュ処理を説明する。

【0076】スタティック処理またはリフレッシュ処理

が発生すると、スタティック制御データは複数のフレームに分割されて転送される。以下、図 5 (b) に示すように、スタティック制御データを 3 フレームに分割して転送する場合を説明する。

【0077】マイコン 2 は、図 5 (b) の第 1 フレームにおいてバンク選択信号 BS によりバンク 41 a を選択しかつアドレス信号 AD によりアドレス A0～A3 を順に指定するとともにレジスタ 42 a を選択し、バンク選択信号 BS によりバンク 41 a を選択しかつアドレス信号 AD によりアドレス A4～A7 を順に指定するとともにレジスタ 43 a を選択し、バンク選択信号 BS によりバンク 41 b を選択しかつアドレス信号 AD によりアドレス B0～B2 を順に指定するとともにレジスタ 42 a を選択する。それにより、バンク 41 a のアドレス A0～A3 に記憶される画像制御データ 14 a がレジスタ 42 a に順に転送され、バンク 41 a のアドレス A4～A7 に記憶される光源制御データ 14 b がレジスタ 43 a に順に転送され、バンク 41 b のアドレス B0～B2 に記憶される画像制御データ 15 a がレジスタ 42 a に順に転送される。

【0078】次に、マイコン 2 は、図 5 (b) の第 2 フレームでは第 1 フレームの動作と同様にして、バンク 41 a のアドレス A0～A3 に記憶される画像制御データ 14 a をレジスタ 42 a に順に転送し、バンク 41 a のアドレス A4～A7 に記憶される光源制御データ 14 b をレジスタ 43 a に順に転送し、バンク 41 b のアドレス B3～B5 に記憶される光源制御データ 15 b をレジスタ 43 a に順に転送する。

【0079】さらに、マイコン 2 は、図 5 (b) の第 3 フレームでは第 1 フレームの動作と同様にして、バンク 41 a のアドレス A0～A3 に記憶される画像制御データ 14 a をレジスタ 42 a に順に転送し、バンク 41 a のアドレス A4～A7 に記憶される光源制御データ 14 b をレジスタ 43 a に順に転送し、バンク 41 b のアドレス B6, B7 に記憶される表示モード制御データ 15 c をレジスタ 44 a に順に転送する。

【0080】第 4 フレーム以降は、スタティック処理またはリフレッシュ処理が発生するまで図 5 (a) のダイナミック処理が繰り返される。

【0081】以上のように、スタティック制御データは 3 フレームに分割されて転送されるため、スタティック処理またはリフレッシュ処理は 3 フレームで完了する。

【0082】図 6 は、マイコン 2 によるダイナミック制御データおよびスタティック制御データの転送制御を示すフローチャートである。

【0083】画像表示装置の電源がオンされると、マイコン 2 は、バンク 41 b からレジスタ 42 a, 43 a, 44 a にスタティック制御データを転送する (ステップ S1)。

【0084】その後、マイコン 2 は、フレームの開始タ

タイミングか否かを判別する（ステップS2）。フレームの開始タイミングになると、マイコン2は、バンク41aからレジスタ42a, 43aにダイナミック制御データを転送する（ステップS3）。

【0085】その後、マイコン2は、リフレッシュ処理のためのスタティック制御データの転送タイミングか否かを判別する（ステップS4）。

【0086】ここで、リフレッシュ処理のためのスタティック制御データの転送タイミングは、ダイナミック制御データの転送完了時点に設定される。スタティック制御データを複数のフレームに分割して転送する場合には、スタティック制御データの転送タイミングは複数のフレームにおけるダイナミック制御データの転送完了時点にそれぞれ設定される。

【0087】スタティック制御データの転送タイミングになると、マイコン2は、バンク41bからレジスタ42a, 43a, 44aにスタティック制御データを転送し（ステップS5）、ステップS2の動作に戻る。

【0088】ステップS4において、リフレッシュ処理のためのスタティック制御データの転送タイミングでない場合には、マイコン2は、使用者の操作によるスタティック制御データの転送タイミングか否かを判別する（ステップS6）。

【0089】ここで、使用者の操作によるスタティック制御データの転送タイミングは、図1のコントローラ1を用いた使用者の操作後におけるダイナミック制御データの転送完了時点に設定される。スタティック制御データを複数のフレームに分割して転送する場合には、複数のフレームにおけるダイナミック制御データの転送完了時点にそれぞれ設定される。

【0090】スタティック制御データの転送タイミングになると、マイコン2は、バンク41bからレジスタ42a, 43a, 44aにスタティック制御データを転送し（ステップS7）、ステップS2の動作に戻る。

【0091】ステップS6において、使用者の操作によるスタティック制御データの転送タイミングでない場合には、マイコン2は、ステップS2の動作に戻る。

【0092】以上のように、本発明の実施の形態に係る画像表示装置では、ダイナミック制御データがバンク41aに記憶され、スタティック制御データがバンク41bに記憶され、バンク41aから制御デバイス40にダイナミック制御データが転送され、バンク41bから制御デバイス40にスタティック制御データが転送される。それにより、データ転送時のアドレスの分散が発生せず、アドレス制御が容易になるとともにデータ転送効率が向上する。したがって、多量のダイナミック制御データおよびスタティック制御データを効率よく転送することができる。その結果、画像表示装置における制御動作に応答の遅れが生じずに画像表示性能を向上させることができるとなるとともに、画像表示装置の付加価値を向

上させることができる。

【0093】また、各フレームにおいてダイナミック制御データが転送され、スタティック処理時またはリフレッシュ処理時には、スタティック制御データが転送される。それにより、各フレームごとに完了されるべきダイナミック処理のためのダイナミック制御データを1フレーム期間内で確実に転送することができる。また、各フレーム内での完了を必要としないスタティック処理またはリフレッシュ処理のためのスタティック制御データを1または複数のフレームにおけるダイナミック制御データの転送後に確実に転送することができる。

【0094】（第2の実施の形態）図7は、本発明の第2の実施の形態に係る画像表示装置の構成を示すブロック図である。図7に示す画像表示装置が図1に示す画像表示装置と異なるのは、特微量検出部3、マイコン2およびLS14の動作およびLS14の構成である。

【0095】特微量検出部3は、映像信号VD1の最大輝度レベルMAX、最小輝度レベルMINおよび平均輝度レベルAPLをフレームごとに検出する。特微量検出部3は、映像信号VD1の最大輝度レベルMAXおよび最小輝度レベルMINをマイコン2に与え、映像信号VD1の平均輝度レベルAPLをマイコン2およびLS14に与える。

【0096】以下、マイコン2およびLS14の動作を詳細に説明する。図8は、図7のLS14の構成を示すブロック図である。

【0097】本実施の形態では、画像制御部42bは、信号振幅調整部42baおよびDCレベル調整部42bbを含む。映像信号VD1および平均輝度レベルAPLが信号振幅調整部42baに与えられる。

【0098】以下、第2の実施の形態の画像表示装置におけるダイナミック処理の一例を、図9および図10を参照して説明する。なお、第2の実施の形態の画像表示装置におけるスタティック処理は、第1の実施の形態の画像表示装置におけるスタティック処理と同様である。

【0099】第1の実施の形態と同様に、バンク41aにはマイコン2からデータバスDBを介してダイナミック制御データが与えられ、バンク41bにはマイコン2からデータバスDBを介してスタティック制御データが与えられる。また、バンク41a, 41bにマイコン2からアドレスバスABを介してアドレス信号ADおよびバンク選択信号BSが与えられ、レジスタ42a, 43a, 44aにはマイコン2からアドレスバスABを介してアドレス信号ADが与えられる。

【0100】バンク41aへのダイナミック制御データの書き込み動作、バンク41bへのスタティック制御データの書き込み動作、バンク41aからレジスタ42a, 43aへのダイナミック制御データの転送動作およびバンク41bからレジスタ42a, 43a, 44aへのスタティック制御データの転送動作は第1の実施の形

態と同様である。

【0101】また、ダイナミック制御データおよびスタティック制御データの転送方法は、図5を用いて説明した方法と同様である。

【0102】図9および図10は、ある映像信号に対して行われるダイナミック処理の概略の一例をそれぞれ説明する図である。

【0103】マイコン2は、特微量検出部3から与えられた最大輝度レベルMAX、最小輝度レベルMINおよび平均輝度レベルAPLに基づいて信号振幅調整利得（以下、利得と略記する。）と映像信号のDCレベルシフト量（以下、オフセットという。）とを、以下のように求める。

【0104】ここで、特微量検出部3が、図9（a）または図10（a）に示すような最大輝度レベルMAX、最小輝度レベルMINおよび平均輝度レベルAPLを検出した場合を考える。

【0105】まず、マイコン2は、最大輝度レベルMAXと最小輝度レベルMINとの差（以下、最大振幅という。）を、画像制御部42bのダイナミックレンジ（信号処理可能範囲）まで増幅するための利得を、下記の式にしたがって求める。

【0106】利得=ダイナミックレンジ/最大振幅例えば、図9（a）に示すように、映像信号VD1の最大振幅がダイナミックレンジに対して67%である場合、マイコン2が求める利得は、約1.5となる。

【0107】マイコン2は、求めた利得をダイナミック制御データとしてバンク41aおよびレジスタ42aを介して信号振幅調整部42b-aに与える。信号振幅調整部42b-aは、図9（b）または図10（b）に示すように、マイコン2から与えられた利得および特微量検出部3から与えられた平均輝度レベルAPLに基づいて映像信号VD1を増幅して映像信号VD1aとしてDCレベル調整部42b-bに与える。

【0108】映像信号VD1aは、平均輝度レベルAPLを基準として増幅されるため、ダイナミックレンジ内に必ずしも収まらない。例えば、図9（b）におけるダイナミックレンジ下限を超える信号部分には、負の符号が与えられる。また、図10（b）におけるダイナミックレンジ上限を超える信号部分には、正の符号が与えられる。それにより、マイコン2は、映像信号VD1aがダイナミックレンジ内に収まるようにDCレベルシフト量を与えるオフセットを求める。

【0109】例えば、図9（c）に示すように、映像信号VD1aの振幅がダイナミックレンジ下限から0.5V超えるときには、マイコン2が求めるオフセットは+0.5Vとなる。また、図10（c）に示すように、映像信号VD1aの振幅がダイナミックレンジ上限から0.5V超えるときには、マイコン2が求めるオフセットは-0.5Vとなる。マイコン2は、求めたオフセッ

トを、ダイナミック制御データとしてバンク41aおよびレジスタ42aを介してDCレベル調整部42b-bに与え、かつバンク41aおよびレジスタ43aを介して光源制御部43bに与える。

【0110】DCレベル調整部42b-bには、信号振幅調整部42b-aが与える映像信号VD1aとマイコン2がバンク41aおよびレジスタ42aを介して与えるオフセットとが与えられる。そして、DCレベル調整部42b-bは、与えられた映像信号VD1aのDCレベルを図9（c）または図10（c）に示すようにオフセットの分だけシフトさせ、映像信号VD2として液晶表示パネル5に与える。映像信号VD2は、液晶表示パネル5で画像として表示される。

【0111】光源制御部43bは、マイコン2から与えられたオフセットにしたがって、映像信号VD2における視覚的輝度レベルを映像信号VD1の輝度レベルと同等とするべく、図9（d）または図10（d）に示すように液晶表示パネル5に画像を表示したときの平均輝度レベルAPLが映像信号VD1の平均輝度レベルAPLと同じになるよう光源6に対して予め定めた輝度調整を行う。このように、DCレベル調整部42b-bによって生じる平均輝度レベルAPLの変動分が光源制御部43bによって補正される。

【0112】それにより、図9（d）の例では、光源6の輝度が低下することにより、視覚上の輝度レベルの平均が映像信号VD1の平均輝度レベルAPLに一致する。その結果、画像のコントラストおよび輝度が適切に制御される。

【0113】また、図10（d）の例では、光源6の輝度が上昇することにより、視覚上の輝度レベルの平均が映像信号VD1の平均輝度レベルAPLに一致する。その結果、画像のコントラストおよび輝度が適切に制御される。

【0114】以上のように、本発明の実施の形態に係る画像表示装置においても、ダイナミック制御データがバンク41aに記憶され、スタティック制御データがバンク41bに記憶され、バンク41aから制御デバイス40にダイナミック制御データが転送され、バンク41bから制御デバイス40にスタティック制御データが転送される。それにより、データ転送時のアドレスの分散が発生せず、アドレス制御が容易になるとともにデータ転送効率が向上する。したがって、多量のダイナミック制御データおよびスタティック制御データを効率良く転送することができる。その結果、画像表示装置における制御動作に応答の遅れが生じずに画像表示性能を向上させることが可能となるとともに、画像表示装置の付加価値を向上させることができる。

【0115】また、各フレームにおいてダイナミック制御データが転送され、スタティック処理時またはリフレッシュ処理時には、スタティック制御データが転送され

る。それにより、各フレームごとに完了されるべきダイナミック処理のためのダイナミック制御データを1フレーム期間内で確実に転送することができる。また、各フレーム内での完了を必要としないスタティック処理またはリフレッシュ処理のためのスタティック制御データを1または複数のフレームにおけるダイナミック制御データの転送後に確実に転送することができる。

【0116】画像制御ブロック42および光源制御ブロック43の構成および動作は図8～図10の構成および動作に限定されず、画像制御ブロック42および光源制御ブロック43は、ダイナミック制御データまたはスタティック制御データに基づいて液晶表示パネル5および光源6を制御する構成および動作であれば他の構成および動作を有しても良い。

【0117】(他の変形例)なお、上記第1及び第2の実施の形態にかかる画像表示装置では、スタティック処理またはリフレッシュ処理におけるデータ転送を3フレームに分割したが、それに限らず、データ量に応じて2フレームに分割してもよく、あるいは4フレーム以上の任意のフレームに分割してもよい。また、スタティック制御データの転送を1フレーム内のダイナミック制御データの転送後に行う場合には、スタティック制御データを複数のフレームに分割せずに1フレーム内で転送してもよい。

【0118】さらに、上記第1および第2の実施の形態では、スタティック処理またはリフレッシュ処理においてスタティック制御データを画像制御データ15a、光源制御データ15bおよび表示モード制御データ15cに分割して異なるフレームで転送しているが、画像制御データ15aと光源制御データ15bの一部とを1フレームで転送するというように、1フレーム内で異なる種類のスタティック制御データを混合して転送してもよい。

【0119】なお、上記第1および第2の実施の形態では、本発明を液晶表示パネル5を用いた画像表示装置に適用した場合について説明したが、本発明は、PDP(プラズマディスプレイパネル)、CRT(陰極線管)等のほかの表示パネルを用いた画像表示装置にも同様に適用することができる。

【0120】上記第1および第2の実施の形態においては、ダイナミック処理が第1の処理に相当し、スタティック処理およびリフレッシュ処理が第2の処理に相当し、制御デバイス40が制御デバイスに相当し、データ41が記憶装置に相当し、バンク41aが第1の記憶領域に相当し、バンク41bが第2の記憶領域に相当し、マイコン2が処理装置に相当し、特微量検出部3が特微量検出装置に相当し、コントローラ1が設定部に相当し、画像制御ブロック、光源制御ブロックおよび表示モード制御ブロックが制御ブロックに相当し、液晶表示パネル5および光源6が表示デバイスに相当する。

【0121】

【発明の効果】本発明に係る表示制御装置においては、第1の記憶領域には第1の制御データのみが記憶され、第2の記憶領域には第2の制御データのみが記憶される。したがって、データ転送時のアドレスの分散が発生せずアドレス制御が容易になるとともにデータ転送効率が向上する。

【0122】本発明に係る画像表示装置においては、第1の記憶領域には第1の制御データのみが記憶され、第2の記憶領域には第2の制御データのみが記憶される。したがって、データ転送時のアドレスの分散が発生せずアドレス制御が容易になるとともにデータ転送効率が向上する。したがって、変化する映像信号に基づいて画像を表示装置の画面に表示する制御動作に応答の遅れが生じずに画像表示性能を向上させることができるとともに、画像表示装置の付加価値を向上させることができると。

【0123】本発明に係る制御データ転送方法においては、データ転送時のアドレスの分散が発生せずアドレス制御が容易になるとともにデータ転送効率が向上する。

【図面の簡単な説明】

【図1】画像表示装置の構成を示すブロック図

【図2】ダイナミック処理、スタティック処理およびリフレッシュ処理が発生する時期を説明するための図

【図3】LSIの構成を示すブロック図

【図4】バンクに記憶されたダイナミック制御データおよびバンクに記憶されたスタティック制御データの一例を示す図

【図5】ダイナミック制御データおよびスタティック制御データがレジスタに転送される様子を説明する図

【図6】マイコンによるダイナミック制御データおよびスタティック制御データの転送制御を示すフローチャートを示す図

【図7】本発明の第2の実施の形態に係る画像表示装置の構成を示すブロック図

【図8】LSIの構成を示すブロック図

【図9】ある映像信号に対して行われるダイナミック処理の概略の一例を説明する図

【図10】ある入力信号に対して行われるダイナミック処理の概略の一例を説明する図

【符号の説明】

1 コントローラ

2 マイコン

3 特微量検出部

4 LSI

5 液晶表示パネル

6 光源

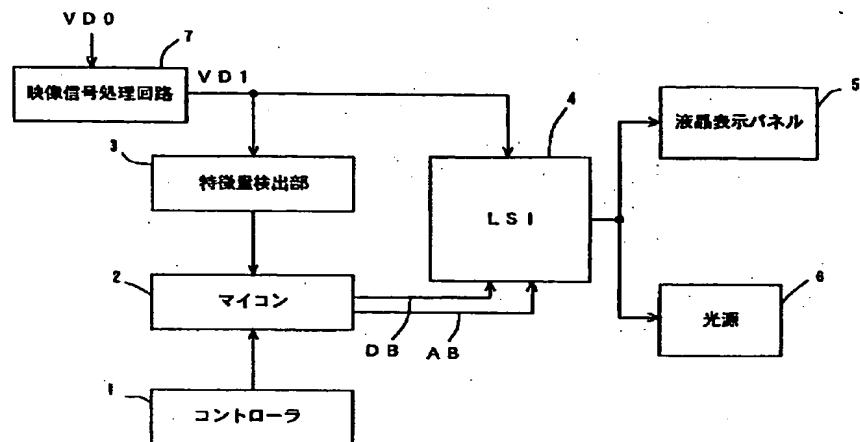
7 映像信号処理回路

14a, 15a 画像制御データ

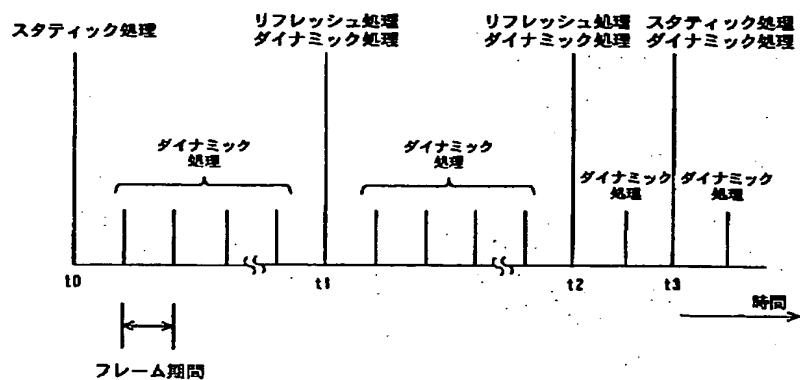
14b, 15b 光源制御データ

15 c 表示モード制御データ	42 b a 信号振幅調整部
41 デコーダ	42 b b DC レベル調整部
41 a, 41 b バンク	43 b 光源制御部
42 画像制御ブロック	44 b 表示モード制御部
42 a, 43 a, 44 a レジスタ	AB アドレスバス
42 b 画像制御部	DB データバス

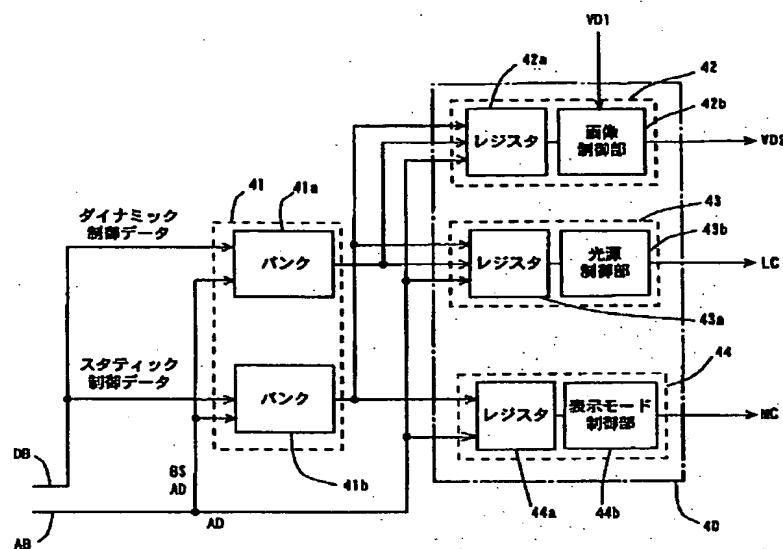
【図1】



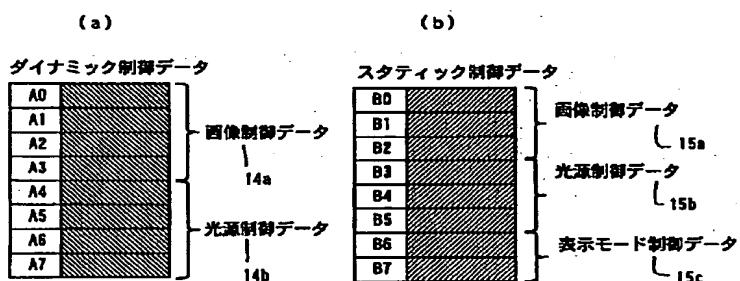
【図2】



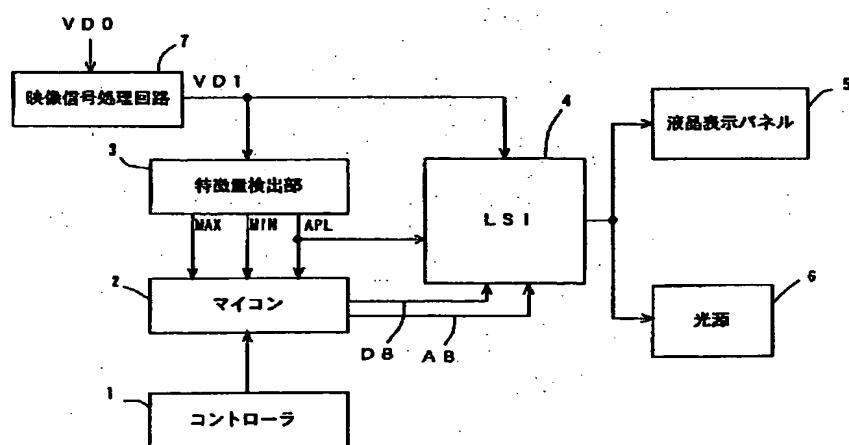
【図3】



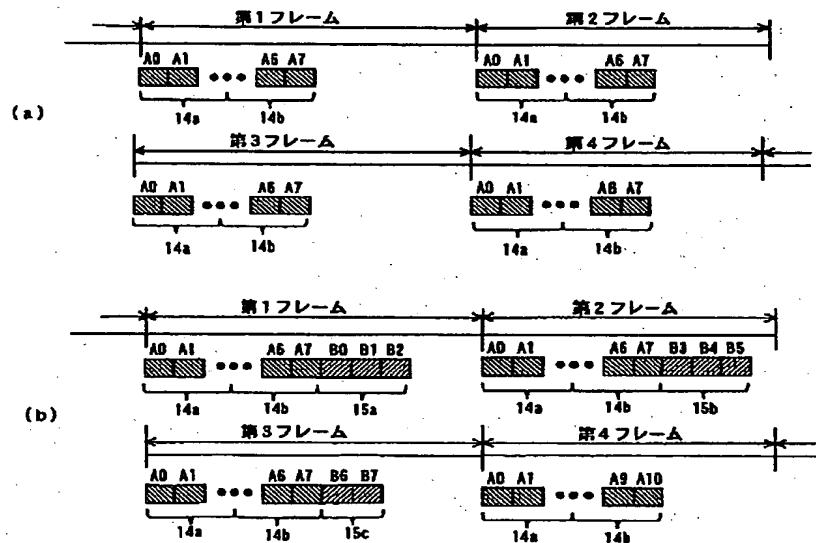
【図4】



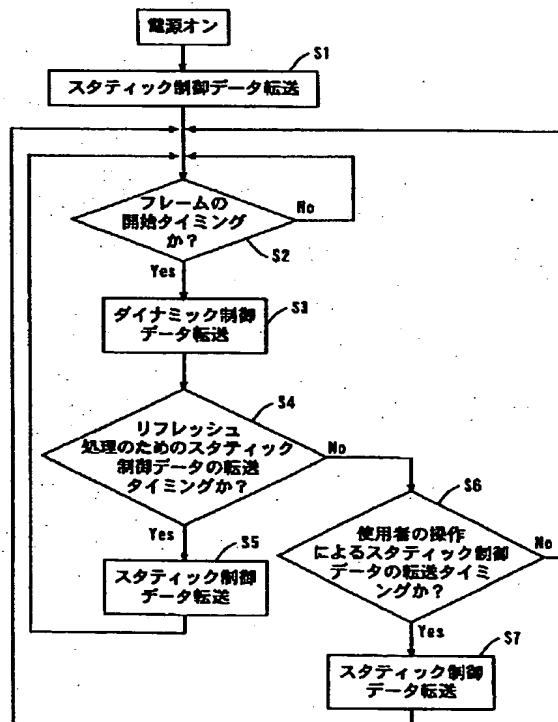
【図7】



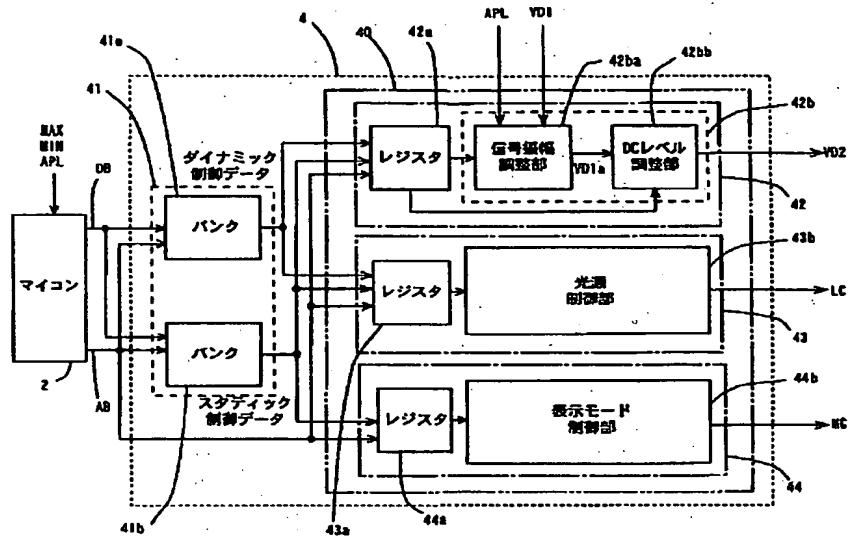
【図5】



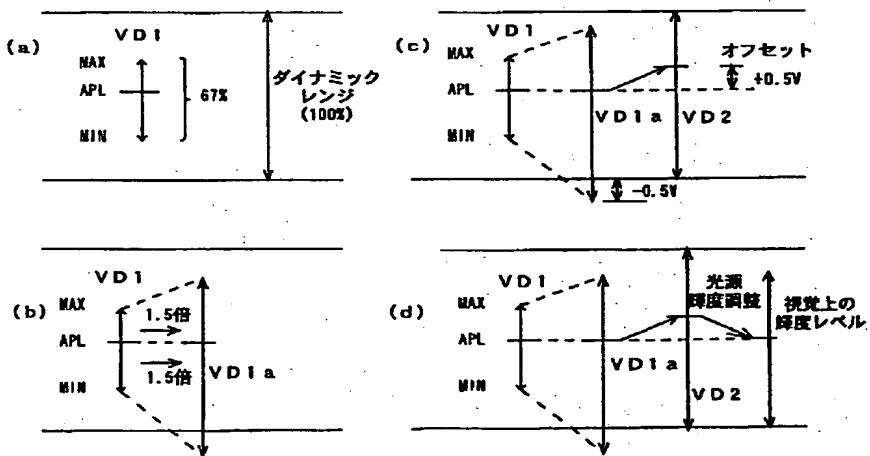
【図6】



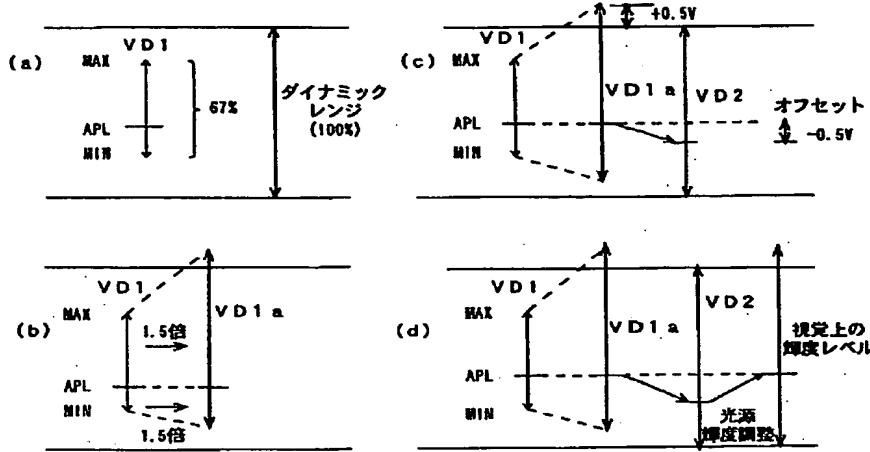
【図8】



【図9】



【図10】



フロントページの続き

(51) Int.Cl.⁷ 識別記号
 G 09 G 3/20 6 4 2
 6 7 0
 5/00 5 5 0
 H 04 N 5/66

F I
 G 09 G 3/20 6 4 2 E
 6 7 0 D
 5/00 5 5 0 D
 H 04 N 5/66 A
 G 09 G 5/00 5 5 5 D

(72) 発明者 安部 秀喜
 大阪府茨木市松下町1番1号 株式会社松
 下エーヴィシー・テクノロジー内

F ターム(参考)
 2H093 NC29 NC42 NC49 NC50 ND01
 ND60
 5C006 AF13 AF44 AF45 AF51 AF53
 AF67 AF78 BF01 BF16 FA13
 5C058 AA01 AA07 AA08 AA11 AB03
 BA05 BA08 BA29 BB11
 5C080 AA10 BB05 DD01 DD30 GG08
 GG11 GG12 JJ02 JJ07 KK43
 5C082 BB01 BD02 CA11 CA81 CB01
 CB10 MM02 MM10